

1 次遅れ + むだ時間系に対する PID 補償器の設計例

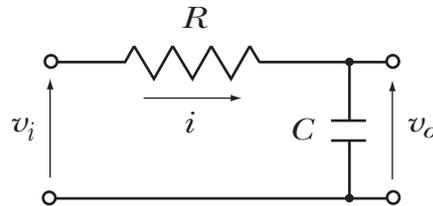


図 1: RC 回路系

プラントとして、図 1 の RC 回路系を考える。ただし、入力信号 v_i は、制御入力 u をプログラムにより L [s] 遅延させたものとする。したがって、プラントの伝達関数は

$$G(s) = \frac{K}{Ts + 1} e^{-Ls}$$

と表される。回路には、 $1\text{k}\Omega$ の抵抗と $4,700\ \mu\text{F}$ のコンデンサを用い、むだ時間は $L = 4$ [s] と設定した。実際の K と T は、ステップ応答から

$$K = 0.98, \quad T = 4.85 \text{ [s]}$$

と同定された。

`pid_lagdelay.sce` は、上記のタイプのプラントに対して PID 補償器の設計を行う Scilab プログラムであり、`pid_sample.c` は、設計された PID パラメータを用いて、RC 回路系の制御実験（出力 v_o を目標値 r に制御する）を行う s-BOX 用 C プログラムである。

シミュレーションおよび実験プログラムでは、PID 補償器の微分要素 s の代わりに近似微分要素 $s/(1 + \epsilon\tau_D s)$ 、 $\epsilon = 0.1$ を用いた。また、微分キックを避けるため、微分動作から目標入力 r を除いた。

設計パラメータとして

$$K_{pt} = 0.15, \quad \text{phi}_M = 70^\circ$$

を与え、次の PID パラメータを得た。

$$K_P(\text{比例ゲイン}) = 0.948, \quad \tau_I(\text{積分時間}) = 6.506 \text{ [s]}, \quad \tau_D(\text{微分時間}) = 1.235 \text{ [s]}$$

図 2, 3 に、設計された PID 補償器による実験結果とシミュレーション結果（後者ではむだ時間要素を 2 次のパデ近似で置き換えた）を示す。これらは、それぞれ、 v_o を 0[V] から 1[V] へ制御する目標値応答とそのときの制御入力である。

また、比較のため、図 4, 5 に、SIMC 法によって設計した PI 補償器（1 次遅れ + むだ時間系に対して、SIMC 法は PI 補償器を与える）を用いた対応する実験結果とシミュレーション結果を示す。SIMC 法による PID パラメータは次式である。

$$\kappa_P = 0.619, \quad \tau_I = 4.85 \text{ [s]}, \quad \tau_D = 0 \text{ [s]}$$

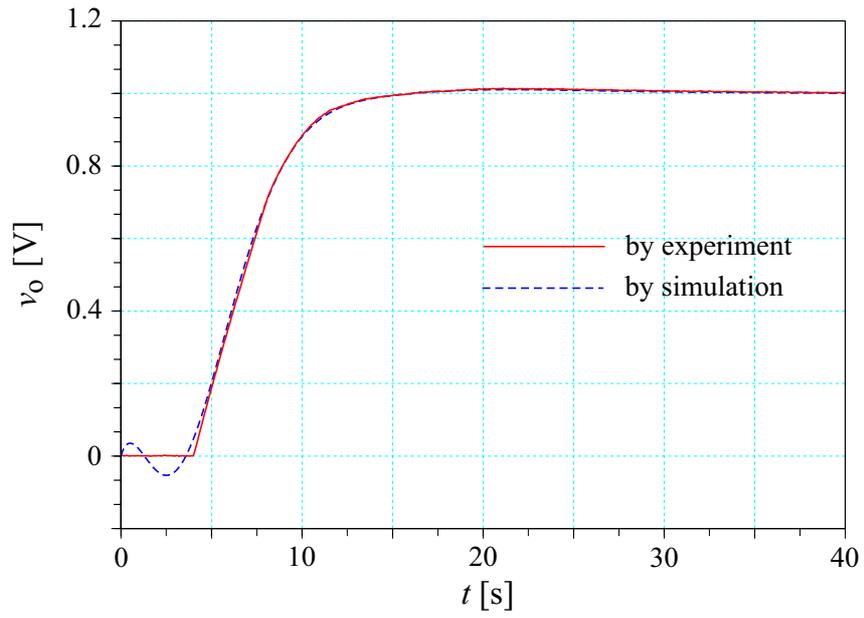


図 2: 目標値応答 $v_o(t)$ (ループ整形法)

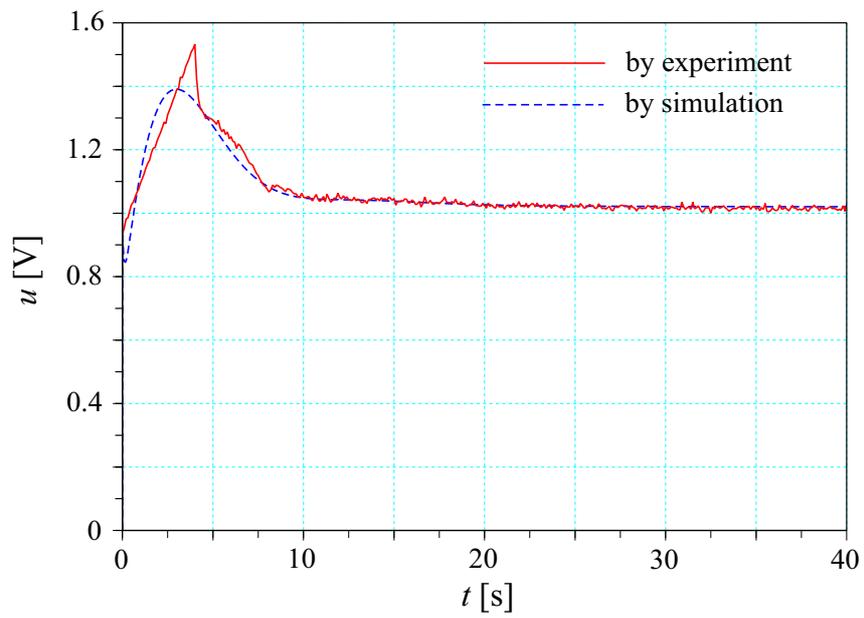


図 3: 制御入力 $u(t)$ (ループ整形法)

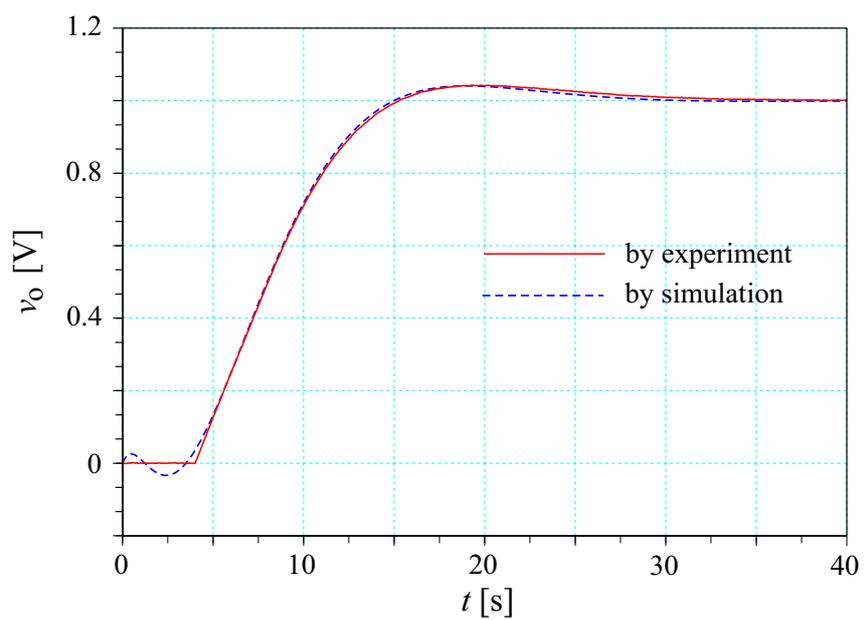


図 4: 目標値応答 $v_o(t)$ (SIMC 法)

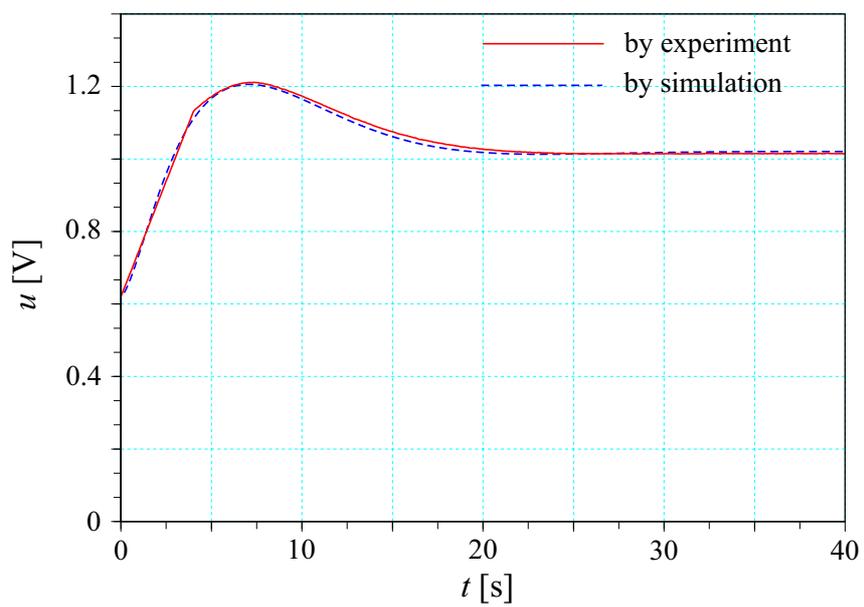


図 5: 制御入力 $u(t)$ (SIMC 法)